

# PZT 薄膜の電気的特性に及ぼす界面構造の影響

増 田 陽一郎\*・野 坂 隆\*\*

## Interface Effects of Pb(Zr, Ti)O<sub>3</sub> Thin Film Capacitors with Pt, IrO<sub>2</sub> and SrRuO<sub>3</sub> Top Electrodes

Yoichiro MASUDA and Takashi NOZAKA

### Abstract

The crystalline defects of electrode/ferroelectric interface of PZT thin film capacitors with Pt, IrO<sub>2</sub> and SrRuO<sub>3</sub> (SRO) top electrodes were investigated by TEM-EDX analysis. The interface of Pt/PZT and IrO<sub>2</sub>/PZT had an ideal interface structure, and formed good Schottky barriers. However, the Schottky barrier was not formed at the SRO/PZT interface. Because Ru diffused into the PZT surface, and this joint like Ohmic contact was formed. Moreover, a Sr-rich SRO layer of about 10nm existed in interfacial neighborhood. This alteration layer influenced dielectric dispersion, and caused a remarkable bias dependency for the  $C-V$  characteristics.

**Keywords:** Pb(Zr,Ti)O<sub>3</sub>; platinum(Pt); IrO<sub>2</sub>; SrRuO<sub>3</sub>; TEM-EDX analysis

### 1. はじめに

強誘電体薄膜は、高い強誘電性、焦電性、圧電性を併せ持つ多機能薄膜であり、多くの興味あるデバイスへ応用されている<sup>[1]</sup>。中でも、Pb(Zr, Ti)O<sub>3</sub>: PZT 薄膜は次世代の不揮発性メモリを担う有望な材料であり、活発な研究開発の対象となっている。近年、微少領域における高精度な分析技術の発展に伴い、強誘電体薄膜の物理メカニズムは薄膜の界面構造や微少領域の結晶欠陥等に大きく影響されることが明らかになっている<sup>[2]</sup>。特に、PZT 薄膜のバルク領域は鉛欠損のため p 型に半導体化しているが、電極界面近傍の PZT 層は酸素欠陥のため n 型に半導体化している。これらの半導体化した PZT 層は、一般的な半導体工学で論じられる pn 接合や Schottky 接合を形成する。我々は強誘電

体キャパシタの界面現象を明らかにするために、PZT 薄膜と各種電極材料の界面構造について、組成分析と電気的特性の評価を行ってきた。強誘電体と電極界面には電極材料固有の仕事関数によって、それぞれの高さの Schottky 障壁が形成され、P-E 特性、C-V 特性、I-V 特性に影響を与えることが分かっている。また、電極の仕事関数がほぼ 4.6 eV と同じ値を持つ IrO<sub>2</sub> および SrRuO<sub>3</sub> 電極<sup>[3]-[4]</sup>においても、薄膜形成条件によっては界面近傍の結晶欠陥密度に違いが生じ、特性に顕著な違いが現われる。そのため、界面状態を詳細に検討するためには、界面の電気的特性<sup>[5]-[8]</sup>と物理的評価を総合的に解析しなければならない。Schottky 障壁の形成時に現われる空乏層の幅は直流バイアス印加によって変化するため、キャパシタンスにも電圧依存性が生じる。その幅は空乏層内の電荷分布からポアソンの方程式を解くことによって得られ、不純物密度によっても変化する傾向を示す。これらのシミュレーションや実験による空乏層

平成 19 年 1 月 5 日受理

\* 電子知能システム学科・教授

\*\* 横浜電子精工(株)

幅の見積もりが活発に行われているが、今なお議論の最中であり、個々の報告に矛盾が多い<sup>[9]</sup>。

そこで、我々は TEM-EDX 解析によって、Pt,  $\text{IrO}_2$  および SRO 上部電極を用いた PZT 薄膜キャパシタ界面の組成解析と結晶構造を観察し、強誘電体薄膜キャパシタの電気的特性との関連性を議論する。特に、 $C-V$  特性<sup>[10]-[12]</sup>に影響を与える空乏層の電圧依存性の挙動を詳しく解析し<sup>[13]</sup>、分域壁運動との分離を行うことを検討した。それらの特性の違いは、バンド構造を提案することによって詳細に説明する。

## 2. 実験方法

Pt(111)/ $\text{TiO}_x/\text{SiO}_2/\text{Si}(100)$  基板上にシード層として、 $\text{PbTiO}_3$  前駆体溶液(三菱マテリアル社製: 115/100)を塗布した。その後、PZT 前駆体溶液(三菱マテリアル社製: 115/52/48)を塗布し、HP で乾燥( $100^\circ\text{C}/5\text{ min}$ )、熱分解( $300^\circ\text{C}/3\text{ min}$ )を行った。続いて RTA により酸素雰囲気中で熱処理( $700^\circ\text{C}/2\text{ min}$ )し結晶化した。この工程を4回繰り返して膜厚 350 nm の PZT 薄膜を合成した。電気的特性を評価するため、RF スパッタ法により Pt,  $\text{IrO}_2$  を上部電極として堆積した。SRO 上部電極については YAG: PLD 法で形成した。 $C-V$  特性は LCR メータ(HEWLETT PACKARD-4284A)を用いて調べた。さらに、各上部電極/PZT 界面における結晶構造は TEM-EDX 分析によって解析し、電気的特性との関連性を詳細に調査した。

## 3. 結 果

CSD 法により作成した PZT 薄膜の断面モフォロジーと XRD 解析結果を、それぞれ図 1, 2 に示した。PZT 薄膜は主に 50~80 nm 程度の粒径を持つ (111) 配向柱状結晶からなる緻密な膜構造を示しており、(111)配向 Pt 柱状粒子の微構造を反映した形状で成長していた。また、PZT/Pt 下部電極間は極めて急峻で理想的な界

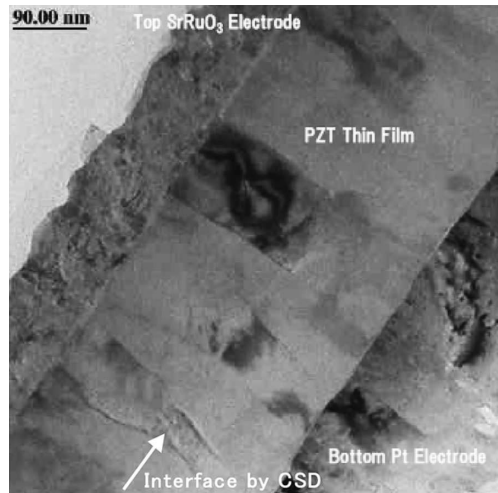


図 1. SRO/PZT/Pt 薄膜の断面構造

面構造を形成していた。シード層である  $\text{PbTiO}_3$  層は、PZT 層の Zr, Ti が相互拡散して上層 PZT とほぼ同じ組成になっていた。この結果は低倍 TEM 像で PTO 層のコントラストが現われていないことと一致する。また、試料には CSD 法特有の多層塗りに起因するものと考えられる平行なコントラストが確認された。しかしながら、これらの PZT 薄膜はどれも結晶性が高く、再現性も良好であるため、上部電極を各種変化させ、系統的に電気的特性の評価を行うことの出来る試料であると確認した。

図 3 に  $\text{IrO}_2$  上部電極/PZT 界面の EDS 定量マッピングを示した。PZT 表面は約 30 nm 程度の深さまで、Ti および Zr の組成偏析が顕著に観察されている。この組成偏析は、PZT バルク中にも同様に観察されていることから、CSD 工程中における結晶化アニールの際に生成されたことが予想される。また、高分解能 TEM 像から、 $\text{IrO}_2$ /PZT 界面は電極材料の拡散が無く、クリアな接合を形成していることが分かった。

図 4 に SRO 上部電極/PZT 界面の EDS 定量マッピングを示した。PZT 薄膜中の組成状態は、 $\text{IrO}_2$ /PZT/Pt 薄膜キャパシタとほぼ同じであるが、SRO/PZT 界面に約 10 nm の Sr 過剰

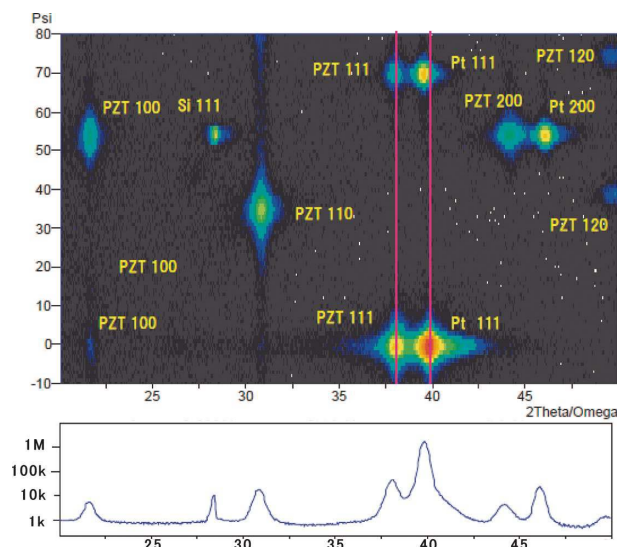


図 2. PZT 薄膜の XRD パターン

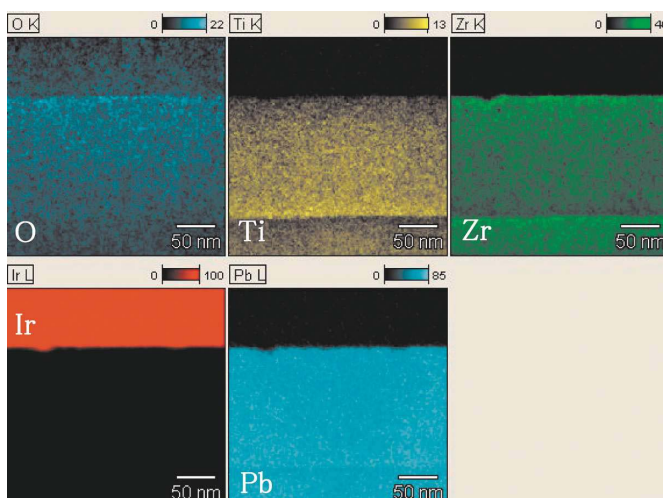


図 3. IrO<sub>2</sub> 上部電極/PZT 界面の EDS 定量マッピング

な異層が観察された。界面近傍の HR-TEM 像において、電極材料が PZT 表面に多数拡散しており、大きな荒れが観察された。このことは SRO 電極のアモルファス化を防止するため、薄膜堆積時に基板温度を 600°C まで上昇させたことが原因と思われる。

図 5 に Pt 上部電極/PZT 界面の EDS 定量

マッピングを高倍像で示した。特に PZT の主元素である Pb の EDS 定量マッピングからは、界面近傍に Pb 欠損が局在している部分が確認された。また、Pt/PZT 界面は酸化物電極を用いた試料よりも顕著に酸素欠陥層が形成されていた。

これらの PZT 薄膜キャパシタの I-V 特性が

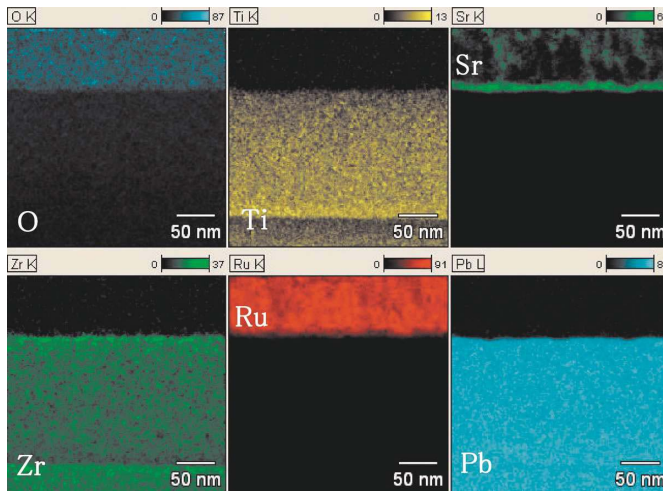


図 4. SRO 上部電極/PZT 界面の EDS 定量マッピング

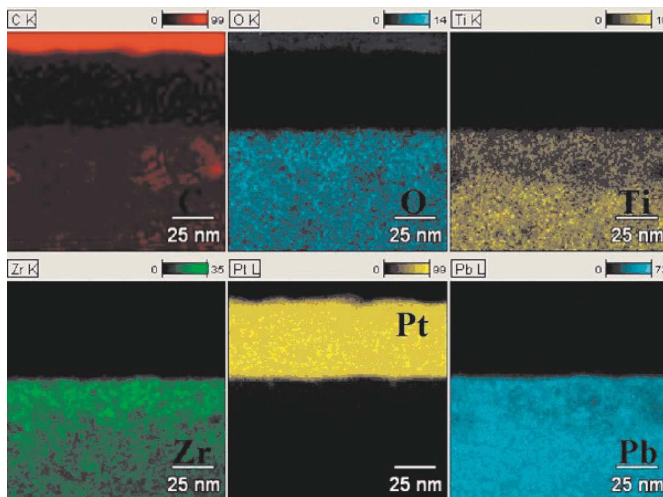
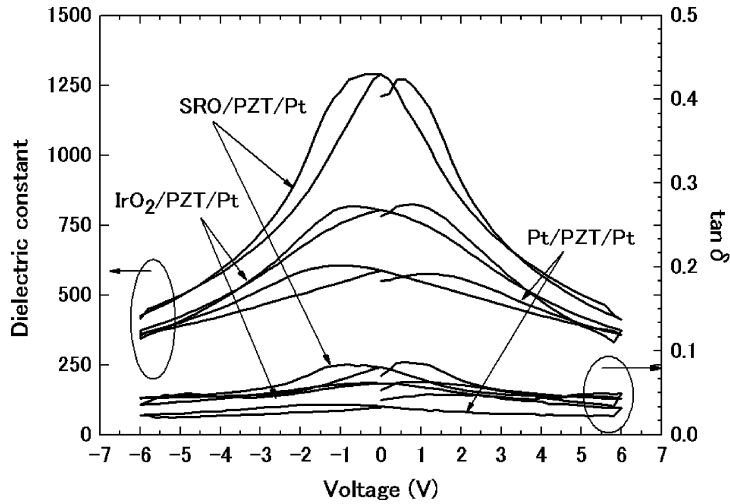


図 5. Pt 上部電極/PZT 界面の EDS 定量マッピング

ら Schottky 障壁の計算を行ったところ、Pt/PZT 界面には 0.93 eV, IrO<sub>2</sub>/PZT 界面には 0.67 eV の高さが算出された。しかし、SRO/PZT 界面には Schottky 障壁は形成されずに、SCLC 型の電気伝導特性が観測された<sup>[14]</sup>。

図 6 に各試料の周波数 1 kHz 時における  $\epsilon$ -V 特性および  $\tan \delta$ -V 特性を示した。各試料ともに 0 V から +6 V まで、+6 V から -6 V まで、-6 V から 0 V の順序でバイアス印加を

行った。バイアス電圧は 0.2 V/s 一定の速度で掃引して、測定に用いる AC 電圧は 0.1 V と小さく分域壁運動に直接影響はない。各試料の誘電率  $\epsilon$  と  $\tan \delta$  は界面状態によって値が大きく変化しており、Pt/PZT/Pt 薄膜では 550, 0.0413, IrO<sub>2</sub>/PZT/Pt 薄膜では 782, 0.0530, SRO/PZT/Pt 薄膜では 1210, 0.0704 と観測された。しかし、これらの PZT 薄膜の誘電率  $\epsilon$  は真の値ではなく、界面容量に起因する見掛けの

図 6. 各試料の周波数 1 kHz 時における  $\epsilon$ - $V$  特性および  $\tan \delta$ - $V$  特性

誘電率が計算された結果である。このことは、 $C$ - $V$  特性のピークは単純に分極反転だけが寄与している訳ではなく、界面近傍の障壁容量が空乏層幅によっても変化することを示唆している。よって、界面容量が PZT 薄膜キャパシタに直列に存在することを等価回路で表すことが出来る。一般的に障壁容量  $C_j$  および空乏層幅  $W_d$  は次の式で表すことが出来る。

$$C_j = A[q\epsilon_0\epsilon_r N]^{1/2} / [2(V_0 + V)]^{1/2} \dots\dots (1)$$

$$W_d = [2\epsilon_0\epsilon_r (V_0 + V) / qN]^{1/2} \dots\dots (2)$$

ここで、 $V$  はバイアス電圧、 $V_0$  はビルトインポテンシャル、 $N$  は不純物濃度、 $\epsilon_r$  は材料固有の誘電率を示している。よって、逆バイアスを印加することにより、金属/PZT 界面の障壁は容量性を持つことになり、このとき空乏層幅は狭まることを意味する。

特に、 $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜および  $\text{SRO}/\text{PZT}/\text{Pt}$  薄膜では顕著な周波数分散が現われた<sup>[15]</sup>。図 7 にこれらの  $C$ - $V$  特性の周波数依存性を示した。 $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜の  $C$ - $V$  特性は  $180^\circ$  分域反転に伴い、誘電率に異常が生じるため、抗電界に対応する 2 つのピークが出現する。また、周波数が高くなるにつれて分極反転が追従でき

なくなり、そのピークは僅かに小さくなる傾向を確認した。ここで  $C$ - $V$  特性の非対称性は上部電極と下部電極における仕事関数の違いが寄与する。一方、 $\text{SRO}/\text{PZT}/\text{Pt}$  薄膜の  $C$ - $V$  特性は 2 つのピーク間に谷間が存在せず、容量は 0 V 付近で極大値を持った。一般的に、強誘電体薄膜の  $C$ - $V$  特性は、誘電率の非線形的な電界依存性  $\epsilon(E)$  と、キャパシタ構造での大部分の電圧降下を担っている層（膜厚方向の幅）の電界依存性  $d(E)$  であり、式 (3) で定義される。この式で示される  $d(E)$  は電極/PZT 界面に存在する空乏層が大きく関係している。

$$C(E) = \epsilon(E) / d(E) \dots\dots\dots (3)$$

これらの挙動をさらに詳しく解析するため、 $C$ - $V$  カーブから容量の変化率  $[\Delta C_{\max} (\%) = (C_{\max} - C_{\min}) / C_{\max}]$  と半値幅 (FWHM) の計算を行った。その結果、 $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜の  $\Delta C_{\max}$  および FWHM は 59.9% および 6 V、 $\text{SRO}/\text{PZT}/\text{Pt}$  薄膜では 67.5% および 4.4 V と算出された。 $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜の場合は、Pt/PZT 界面と比較して空乏層幅が狭いため、界面容量が他の試料より大きくなり、見かけ上誘電率が大きくなったと考えられる。しかしながら、

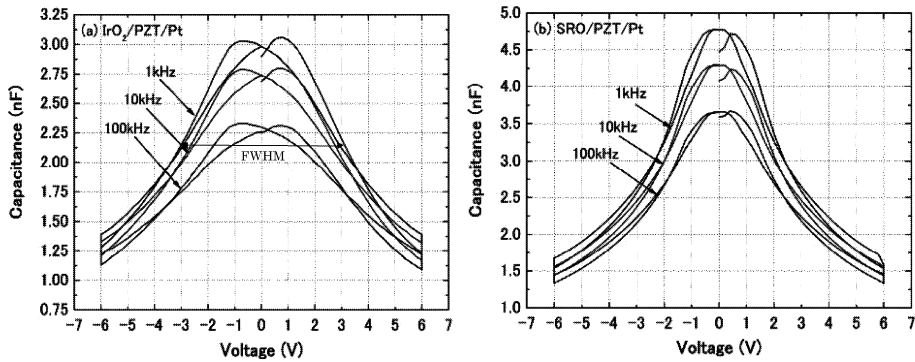


図7. (a)  $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜および (b)  $\text{SRO}/\text{PZT}/\text{Pt}$  薄膜における  $C$ - $V$  特性の周波数依存性

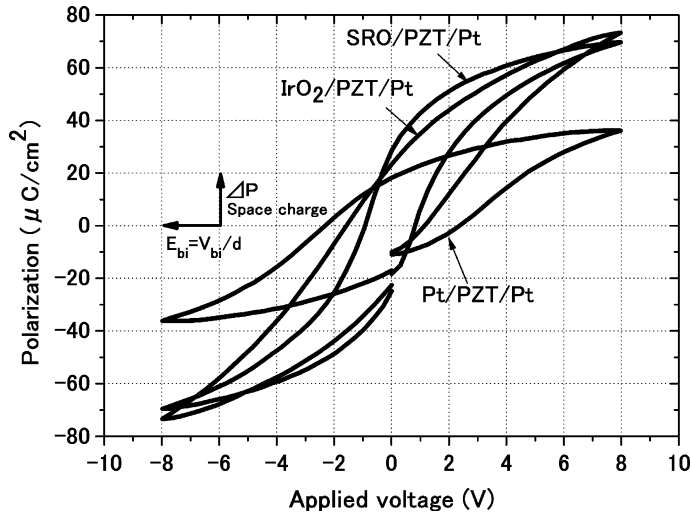


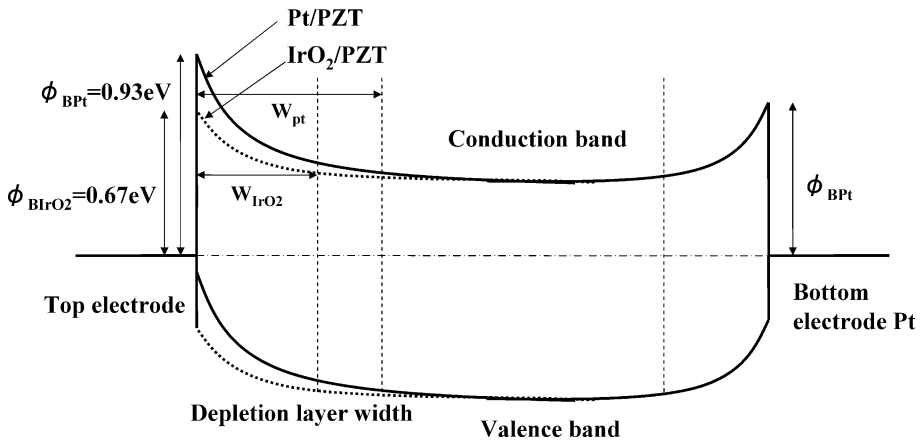
図8. 各試料の  $P$ - $E$  ヒステリシス特性

$\text{SRO}/\text{PZT}/\text{Pt}$  薄膜では容量の電圧依存性が強く、2つのピーク間隔は狭い。界面近傍の組成分析を考慮すると、 $\text{SRO}/\text{PZT}$  界面には  $\text{Ru}$  電極が拡散されており、局所的なキャパシタンスが並列に多数存在していると考えられる。

次に、図8に  $\text{PZT}$  薄膜の  $P$ - $E$  特性を示した。 $\text{Pt}/\text{PZT}/\text{Pt}$  薄膜の残留分極  $P_r$  および抗電圧  $V_c$  はそれぞれ  $18.1 \mu\text{C}/\text{cm}^2$ ,  $2.2 \text{ V}$  と観測され、 $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜においては  $23.3 \mu\text{C}/\text{cm}^2$ ,  $1.3 \text{ V}$  と観測された。 $\text{SRO}/\text{PZT}/\text{Pt}$  薄膜においては  $28.2 \mu\text{C}/\text{cm}^2$ ,  $0.8 \text{ V}$  と観測された。これらの抗電圧は  $C$ - $V$  特性で観測された抗電圧

とほぼ対応している。ヒステリシス特性の非対称性において、 $x$  軸方向のシフトはビルトイン電界の影響、 $y$  軸方向のシフトは空間電荷の影響が関与している。しかしながら、 $\text{Pt}/\text{PZT}/\text{Pt}$  薄膜の場合は、界面近傍に局所的な  $\text{Pb}$  欠陥が存在することによって、 $\text{PZT}$  表面に低誘電率層が形成され、強誘電性および誘電特性がさらに劣化したと考えられる。

図9に、今までの実験結果から予想される界面のバンド構造を示した。 $\text{Pt}/\text{PZT}$  界面には不純物濃度も少なく、クリアな界面が出来ていることから、空乏層は  $\text{IrO}_2/\text{PZT}$  界面に存在する

図9. Pt/PZT/Pt 薄膜および  $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜のバンド構造

ものより幅が広がっていると予想される。よって、この抵抗率の高い空乏層で電圧降下を生じ、抗電圧が見掛け上大きくなっていることが示唆される。典型的な強誘電体薄膜の空乏層幅はゼロバイアス時で5 nm 程度あり、膜厚よりも十分に小さいはずでなければならない。このことは、強誘電体薄膜の  $I-V$  特性に Fowler-Nordheim 電流が観測されていることから説明できる。今回の報告において、界面近傍の PZT 層は各種電極材料によって酸素欠陥および Pb 欠陥に違いが生じていることから、安易に各特性の比較を検討することは難しい。しかし、図9のバンド構造を用いることによって、界面の電気的特性 (Schottky 効果やトンネル効果) を理論的に説明することが出来る。

#### 4. 結 論

上部電極 Pt,  $\text{IrO}_2$ , SRO を用いた PZT 薄膜キャパシタを CSD 法によって合成した。それらの界面近傍における組成解析と結晶構造を解析し、電気的特性との関連性を考察した。TEM-EDX 分析によって、Pt/PZT および  $\text{IrO}_2/\text{PZT}$  界面は拡散の少ないクリアな接合を形成しており、その界面には 0.93 eV および 0.67 eV の高さの Schottky 障壁が形成されていることを確

認した。一方、SRO/PZT 界面では Schottky 障壁が形成されず、空間電荷制限電流型の  $I-V$  特性が観察された。このことは、SRO 界面近傍に約 10 nm の Sr 偏析層が存在することや、Ru が PZT 表面に多数拡散し、界面準位が形成されたためと示唆される。これらの界面状態は、 $C-V$  特性および  $P-E$  ヒステリシス特性にも影響を及ぼし、界面欠陥の多い SRO/PZT/Pt キャパシタでは独特の特性を示した。特に SRO/PZT/Pt 薄膜の誘電率が見掛け上大きくなった理由は、PZT 表面に Ru 電極が拡散され、局所的なキャパシタンスが並列に多数存在していることが示唆される。また、Pt/PZT/Pt および  $\text{IrO}_2/\text{PZT}/\text{Pt}$  薄膜キャパシタの  $C-V$  特性の違いは界面に存在する空乏層の影響によって生じる。また、各試料のキャパシタンス容量および抗電圧の差異が生ずる原因は、電界  $E$  が均一に膜厚全体へ印加されていないためと示唆される。よって、試料の界面状態によって、空乏層の幅と形が変化し、その影響が電気的特性に影響を及ぼす物理メカニズムを説明することが出来る。今後は各種結晶欠陥の定量的な評価が必要になり、それぞれの欠陥が電気的特性に与える影響をさらに解析していかなければならない。

## 謝 辞

本研究は株式会社富士通研究所 本田耕一郎氏の御協力及び綿密な論議を頂いた成果であり，深く感謝致します。また本研究の一部は東北大学金属材料研究所新素材設計開発施設の装置を利用して遂行されたものであり，ここに深く感謝の意を表します。

## Reference

- [1] N. Setter, Piezoelectr. Device (2000)
- [2] T. Nozaka and Y. Masuda, IEEJ Trans. FM, Vol. 126, No. 8, pp. 821-829
- [3] T. Morimoto, Jpn. J. Appl. Phys. Vol. 39, pp. 2110-2113 (2000)
- [4] X. Fang and T. Kobayashi, J. Appl. Phys, Vol. 90, pp. 162-166 (2001)
- [5] I. Stolichnov, A. Tagantsev, J. Appl. Phys, Vol. 84, pp. 3216-3225 (1998)
- [6] B. Nagaraj, S. Aggarwal, and R. Ramesh, J. Appl. Phys, Vol. 90, pp. 375-382 (2001)
- [7] T. Mihara and H. Watanabe, Jpn. J. Appl. Phys, Vol. 34, pp. 5947-5682 (1995)
- [8] T. Mihara and H. Watanabe, Jpn. J. Appl. Phys, Vol. 34, pp. 5674-5673 (1995)
- [9] J.F. Scott, Ferroelectric Memories, Springer Series in Advanced Microelectronics-3 (2000)
- [10] L. Pintilie and M. Lisca, Appl. Phys. Lett. 86, pp. 192902/1-3 (2005)
- [11] C.R. CHO, Cryst. Res. Technol. 35 [1], pp. 77-86 (2000)
- [12] S.K. Pandey, A.R. James, R. Raman, S.N. Chatterjee, Anshu Goyal, Chandra Prakash and T. C. Goel, Physica B 369, pp. 135-142 (2005)
- [13] H. Matsuura, New J. Phys. 2, pp. 8.1-8. 11 (2000)
- [14] Y. Masuda and T. Nozaka, Jpn. J. Appl. Phys, Vol. 43, pp. 6576-6580 (2004)
- [15] Y. Masuda and T. Nozaka, Jpn. J. Appl. Phys, Vol. 42, pp. 5941-5946 (2003)